



产品手册
ECK10-13xA 核心板



目录

免责声明和版权公告	1
1. 产品概述	2
1.1. 产品介绍	2
1.2. 产品特点	3
1.3. 典型应用	4
2. 快速体验	4
3. 规格参数	4
3.1. 产品功能	5
3.2. 环境特性	5
3.3. I/O 特性	5
3.4. 电气特性	9
4. 核心板硬件设计	9
4.1. 处理器	9
4.2. 内存	15
4.3. 时钟	15
4.4. 存储	15
4.5. 以太网	17
4.6. USB	17
4.7. 电源	18
5. 底板硬件设计	18
5.1. 电源接口	18
5.2. 启动配置	21
5.3. 复位和电源按键	22
5.4. 显示接口	22
5.5. 摄像头接口	24
5.6. SDMMC 卡接口	24
5.7. USB 接口	25
5.8. 音频接口	26
5.9. UART 接口	26
5.10. SPI 接口	26
5.11. 以太网接口	26
5.12. CAN 接口	28
5.13. I2C 接口	28
5.14. ADC 接口	28
5.15. GPIO 接口	28
5.16. 硬件设计检查项	29
6. 软件资源	29
6.1. 系统资源	30
7. 结构尺寸	30
8. 焊接指导	32
8.1. 回流焊温度	32

8.2. 回流焊曲线图	32
9. 产品选型	33
9.1. 型号配置	33
10. 参考文档	33
11. 修订说明	33
12. 关于我们	35

免责声明和版权公告

本文中的信息，如有变更，恕不另行通知。文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

文中所得测试数据均为亿佰特实验室测试所得，实际结果可能略有差异。

文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

最终解释权归成都亿佰特电子科技有限公司所有。

注 意：

由于产品版本升级或其他原因，本手册内容有可能变更。亿佰特电子科技有限公司保留在没有任何通知或者提示的情况下对本手册的内容进行修改的权利。本手册仅作为使用指导，成都亿佰特电子科技有限公司尽全力在本手册中提供准确的信息，但是成都亿佰特电子科技有限公司并不确保手册内容完全没有错误，本手册中的所有陈述、信息和建议也不构成任何明示或暗示的担保。

1. 产品概述

1.1. 产品介绍

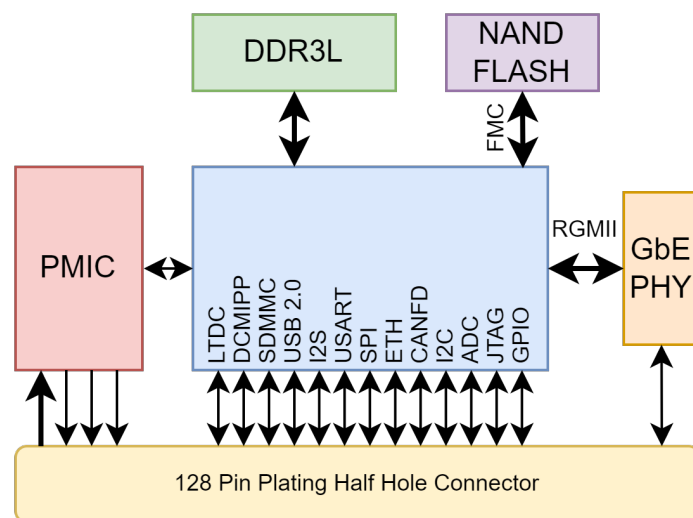
亿佰特 ECK10-13xA 系列核心板是基于意法半导体推出的 STM32MP13 系列处理器精心设计的, 采用邮票孔连接的低成本、低功耗、高性价比、高可靠性的嵌入式核心板。

意法半导体的 STM32MP13 系列处理器采用单个 ARM Cortex-A7 内核, 最高主频可达 1000MHz, 可提供 1 路 LCD 显示、1 路数字摄像头、2 路千兆以太网控制器、2 路 USB、8 路 UART、2 路 SDIO、2 路 CAN、多路 GPIO 等丰富 I/O 资源。

ECK10-13xA 系列核心板以 STM32MP13 系列处理器为中心, 在板设计了电源电路、DDR3L 内存电路、NAND FLASH 存储电路、千兆以太网 PHY 电路, 最大限度降低用户底板设计难度和成本。

ECK10-13xA 系列核心板包含多种产品型号。它们在存储配置方面有一些差异, 客户可根据需求自行选择合适的型号。产品型号选型, 详见产品选型章节。

核心板功能框图如下:



核心板功能框图

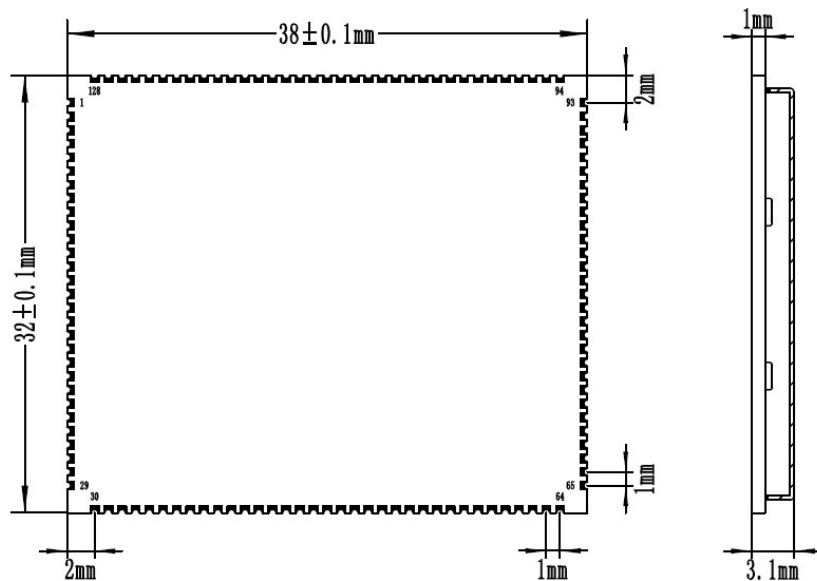
核心板实物图如下:



核心板实物图

1.2. 产品特点

- 1、处理器: STM32MP13 系列处理器, 主频 650MHz;
- 2、内存: 在板 DDR3L SDRAM, 256MB/512MB 容量可选;
- 3、存储: 256MB/512MB 并行 NAND FLASH 可选;
- 4、显示: 1 路并行显示接口, 最大分辨率支持 WXGA (1366×768@60fps);
- 5、网络: 1 路千兆以太网电口;
- 6、USB: 1 路 USB2.0 OTG 接口和一路 USB2.0 HOST 接口;
- 7、SDMMC: 2 路 MMC/SD/SDIO 卡接口;
- 8、多种扩展 I/O 接口: 包括 UART、CAN、I2C、SPI、SAI、ADC、GPIO 等;
- 9、支持片内看门狗功能;
- 10、支持片内 RTC 功能;
- 11、接口: 128 脚邮票孔;
- 12、电源输入: 单路 DC +5V ±10% 电源输入;
- 13、电源输出: 1 路 3.3V 开关电源输出, 2 路软件可编程 LDO 电源输出;
- 14、尺寸: 38 x 32 x 3.1mm, 尺寸如下图所示;



尺寸示意图

15、工作温度: -40℃-85℃ (工业级);

16、PCB 工艺: 8 层板设计, 沉金, 无铅工艺;

17、SBC 板卡: ECB10-135A5M5M-I;

1.3. 典型应用

- 智能家居;
- 智能玩具;
- 智慧城市;
- 平板电脑;
- 物联网网关;
- 广告一体机;
- 工业一体机;
- 工业控制主板;
- 机器人、无人机。

2. 快速体验

选择 ECB10-135A5M5M-I 系列单板机产品, 可快速体验 ECK10-13xA 系列核心板产品典型应用功能。

3. 规格参数

3.1. 产品功能

功能表

处理器	STM32MP131AAF3 / STM32MP135AAF3; Single Arm Cortex-A7 core, 650MHz;	
存储	内存	在板 DDR3L SDRAM, 16 位宽, 256MB/512MB 可选;
	FLASH	在板 256MB/512MB 并行 NAND FLASH 可选;
显示	1 路并行显示接口, 最大分辨率支持 WXGA (1366×768@60fps) (仅 MP135 支持); 支持 24bit、18bit、16bit、8bit 并行显示输出;	
摄像头	1 路数字摄像头输入 (仅 MP135 支持);	
SDMMC	2 路 (最多) 可 BOOT 的 MMC/SD/SDIO 卡接口;	
USB	2 路 USB 2.0 或者 1 路 USB2.0 + 1 路 OTG 接口;	
音频	4 路 (最多) I2S 全双工;	
串口	4 路 (最多) UART;	
	3 路 (最多) USART;	
SPI	1 路可 BOOT 的 QSPI;	
	5 路 (最多) SPI;	
以太网	2 路 (最多) 以太网 MAC, 在板 1 路 10/100/1000 以太网 PHY;	
CAN	2 路 (最多) FDCAN (仅 MP135 支持);	
I2C	4 路 (最多) I2C;	
ADC	最大支持 8 路 (最多) 12 位 ADC 输入通道;	
JTAG	支持 System JTAG Controller;	
GPIO	86 路 (最多) GPIO, 支持中断功能;	
电源输出	1 路 3.3V 电源输出, 最大电流 1A;	
	1 路 PMIC LDO1 软件可调电压 (1.7-3.0V) 电源输出, 最大电流 350mA;	
	1 路 PMIC LDO2 软件可调电压 (1.7-3.0V) 电源输出, 最大电流 350mA;	

3.2. 环境特性

环境特性表

工作温度	商业级	0℃ ~ 70℃;
	工业级	-40℃ ~ 85℃;
贮存温度	-40℃ ~ 85℃;	
工作湿度	5~95%湿度, 非凝结;	
贮存湿度	60℃@95%湿度, 非凝结;	

3.3. I/O 特性

3.3.1. 引脚定义

引脚定义表

引脚	引脚名称	芯片引脚	电平	类型	走线长度	说明
----	------	------	----	----	------	----

1	DGND			PWR		
2	GPIO_P2	MPU.P2	3.3V	I/O	1115.35	
3	GPIO_P13	MPU.P13	3.3V	I/O	1130.81	
4	GPIO_P5	MPU.P5	3.3V	I/O	1145.64	
5	GPIO_P9	MPU.P9	3.3V	I/O	1076.5	
6	GPIO_P7	MPU.P7	3.3V	I/O	1118.04	
7	GPIO_P3	MPU.P3	3.3V	I/O	1110.54	
8	GPIO_P9	MPU.P9	3.3V	I/O	1131.18	
9	GPIO_P1	MPU.P1	3.3V	I/O	1112.99	
10	DGND			PWR		
11	GPIO_P1	MPU.P1	3.3V	I/O	1071.26	
12	GPIO_PD10	MPU.PD10	3.3V	I/O	1067.91	
13	GPIO_PD9	MPU.PD9	3.3V	I/O	1079.89	
14	GPIO_P14	MPU.P14	3.3V	I/O	1085.84	
15	GPIO_PG0	MPU.PG0	3.3V	I/O	1072.7	
16	GPIO_PA15	MPU.PA15	3.3V	I/O	1096.22	
17	GPIO_P8	MPU.P8	3.3V	I/O	1089.73	
18	GPIO_P12	MPU.P12	3.3V	I/O	1101.75	
19	GPIO_PA12	MPU.PA12	3.3V	I/O	1110.43	
20	DGND			PWR		
21	GPIO_P12	MPU.P12	3.3V	I/O	1112.35	
22	GPIO_PG7	MPU.PG7	3.3V	I/O	1131.52	
23	GPIO_PG4	MPU.PG4	3.3V	I/O	1118.8	
24	GPIO_P15	MPU.P15	3.3V	I/O	1123.52	
25	GPIO_PG15	MPU.PG15	3.3V	I/O	1151.23	
26	GPIO_PG8	MPU.PG8	3.3V	I/O	1089.58	
27	GPIO_P8	MPU.P8	3.3V	I/O	1150.65	
28	GPIO_P6	MPU.P6	3.3V	I/O	1087.99	
29	DGND			PWR		
30	DGND			PWR		
31	GPIO_P11	MPU.P11	3.3V	I/O	1104.47	
32	GPIO_PD13	MPU.PD13	3.3V	I/O	1095.39	
33	GPIO_P12	MPU.P12	3.3V	I/O	1115.52	
34	GPIO_P11	MPU.P11	3.3V	I/O	1108.1	
35	GPIO_P13	MPU.P13	3.3V	I/O	1095.81	
36	GPIO_P5	MPU.P5	3.3V	I/O	1100.05	
37	GPIO_PD3	MPU.PD3	3.3V	I/O	1097.97	
38	GPIO_PD6	MPU.PD6	3.3V	I/O	1113.25	
39	DGND			PWR		
40	GPIO_P6	MPU.P6	3.3V	I/O	1092.06	
41	GPIO_P0	MPU.P0	3.3V	I/O	1119.28	
42	GPIO_PD8	MPU.PD8	3.3V	I/O	1142.54	
43	VBAT_EXT	MPU.VBAT	3.3V	PWR-I		

44	QSPI_CLK_PF10_R	MPU.PF10	3.3V	I/O	810.44	串联 22 欧姆电阻
45	QSPI_BK2_IO0_PH2	MPU.PH2	3.3V	I/O	744.04	
46	QSPI_BK2_IO1_PG10	MPU.PG10	3.3V	I/O	766.74	
47	DGND			PWR		
48	QSPI_BK2_IO2_PE14	MPU.PE14	3.3V	I/O	771.63	
49	QSPI_BK2_NCS_PE4	MPU.PE4	3.3V	I/O	789.01	
50	QSPI_BK2_IO3_PH7	MPU.PH7	3.3V	I/O	723.97	
51	GPIO_PG3	MPU.PG3	3.3V	I/O	1102.96	
52	GPIO_PA11	MPU.PA11	3.3V	I/O	1104.08	
53	GPIO_PA0	MPU.PA0	3.3V	I/O	1095.1	
54	GPIO_PF13	MPU.PF13	3.3V	I/O	1121.18	
55	DGND			PWR		
56	GPIO_PA1	MPU.PA1	3.3V	I/O	1120.32	
57	GPIO_PG11	MPU.PG11	3.3V	I/O	1086.64	
58	GPIO_PG1	MPU.PG1	3.3V	I/O	1066.09	
59	GPIO_PA8	MPU.PA8	3.3V	I/O	1141.64	
60	GPIO_PE6	MPU.PE6	3.3V	I/O	1072.64	
61	GPIO_PH3	MPU.PH3	3.3V	I/O	1096.77	
62	GPIO_PF9	MPU.PF9	3.3V	I/O	1138.68	
63	GPIO_PA13	MPU.PA13	3.3V	I/O	1088.44	
64	GPIO_PC0	MPU.PC0	3.3V	I/O	1164.76	
65	JTCK_SWCLK_PF14	MPU.PF14	3.3V	I/O	1132.23	
66	GPIO_PA4	MPU.PA4	3.3V	I/O	1090.07	
67	GPIO_PC3	MPU.PC3	3.3V	I/O	1099.8	
68	GPIO_PA5	MPU.PA5	3.3V	I/O	1086.04	
69	GPIO_PA3	MPU.PA3	3.3V	I/O	1077.51	
70	ETH1_LEDG	PHY.33	3.3V	O		4.7K 下拉
71	ETH1_LEDY	PHY.34	3.3V	O		4.7K 下拉
72	JTRST_NJTRST	MPU.NJTRST	3.3V	I	1153.19	
73	GPIO_PA6	MPU.PA6	3.3V	I/O	1119.88	
74	GPIO_PI6-BOOT2	MPU.PI6	3.3V	I/O	1109.19	片内下拉
75	DGND			PWR		
76	USBH_HS1_DM	MPU.USB_DM1	USB	I/O	923.39	
77	USBH_HS1_DP	MPU.USB_DP1	USB	I/O	922.36	
78	DGND			PWR		
79	USB_OTG_HS_DM	MPU.USB_DM2	USB	I/O	904.81	
80	USB_OTG_HS_DP	MPU.USB_DP2	USB	I/O	904.27	
81	DGND			PWR		
82	ETH1_MDIN2	PHY.MDIN2	ETH	I/O	882.82	
83	ETH1_MDIP2	PHY.MDIP2	ETH	I/O	881.92	
84	DGND			PWR		
85	ETH1_MDIN0	PHY.MDIN0	ETH	I/O	894.9	
86	ETH1_MDIP0	PHY.MDIP0	ETH	I/O	895.92	

87	DGND			PWR		
88	ETH1_MDIN1	PHY.MDIN1	ETH	I/O	865.31	
89	ETH1_MDIP1	PHY.MDIP1	ETH	I/O	866.58	
90	DGND			PWR		
91	ETH1_MDIN3	PHY.MDIN3	ETH	I/O	890.17	
92	ETH1_MDIP3	PHY.MDIP3	ETH	I/O	888.93	
93	DGND			PWR		
94	JTDO_SWO_PH5	MPU.PH5	3.3V	I/O	1173.71	
95	JTDI_PH4	MPU.PH4	3.3V	I/O	1143.64	
96	GPIO_PI4-BOOT0	MPU.PI4	3.3V	I/O	1164.07	片内下拉
97	OTG_VBUS_PI7	MPU.PI7	3.3V	I/O	1025.11	
98	JTMS_SWDIO_PF15	MPU.PF15	3.3V	I/O	1223.66	
99	GPIO_PA14	MPU.PA14	3.3V	I/O	1147.88	
100	GPIO_PI5-BOOT1	MPU.PI5	3.3V	I/O	1099.46	片内下拉
101	DGND			PWR		
102	SDMMC2_CMD_PG6	MPU.PG6	3.3V	I/O	1405.41	
103	SDMMC2_CK_PE3_R	MPU.PE3	3.3V	I/O	1433.22	串联 22 欧姆电阻
104	SDMMC2_D3_PB4	MPU.PB4	3.3V	I/O	1465.48	
105	SDMMC2_D0_PB14	MPU.PB14	3.3V	I/O	1453.64	
106	SDMMC2_D2_PB3	MPU.PB3	3.3V	I/O	1457.94	
107	DGND			PWR		
108	SDMMC2_D1_PB15	MPU.PB15	3.3V	I/O	1427.23	
109	SDMMC1_CMD_PD2	MPU.PD2	3.3V	I/O	1403.51	
110	SDMMC1_D3_PC11	MPU.PC11	3.3V	I/O	1395.3	
111	SDMMC1_D1_PC9	MPU.PC9	3.3V	I/O	1396.27	
112	SDMMC1_D0_PC8	MPU.PC8	3.3V	I/O	1406.37	
113	SDMMC1_D2_PC10	MPU.PC10	3.3V	I/O	1412.57	
114	DGND			PWR		
115	SDMMC1_CK_PC12_R	MPU.PC12	3.3V	I/O	1390.97	串联 22 欧姆电阻
116	GPIO_PH10	MPU.PH10	3.3V	I/O	1145.61	
117	GPIO_PB10	MPU.PB10	3.3V	I/O	1068.7	
118	GPIO_PB13	MPU.PB13	3.3V	I/O	1073.64	
119	GPIO_PC6	MPU.PC6	3.3V	I/O	1080.43	
120	GPIO_PF0	MPU.PF0	3.3V	I/O	1086.14	
121	P_LDO1_R0	PMIC.LDO1	3.3V	PWR-O		
122	P_LDO2_R0	PMIC.LDO2	3.3V	PWR-O		
123	NRST_CPU	MPU.NRST	3.3V	I		10K 上拉
124	P3V3_OUT_R2	PMIC.BUCK4	3.3V	PWR-O		串联磁珠
125	P3V3_OUT_R2	PMIC.BUCK4	3.3V	PWR-O		串联磁珠
126	PMIC_PONKEY	PMIC.PON	5.0V	I		片内上拉
127	VIN_5V		5.0V	PWR-I		
128	VIN_5V		5.0V	PWR-I		

注：走线长度单位为 mil，单端信号走线阻抗为 55 欧姆。

3.3.2. 差分走线

差分走线阻抗控制表

引脚	引脚名称	走线长度	阻抗控制	说明
76/77	USBH_HS1_DM/USBH_HS1_DP	923.39/922.36	90 欧姆	USB 信号
79/80	USB_OTG_HS_DM/USB_OTG_HS_DP	904.81/904.27	90 欧姆	USB 信号
82/83	ETH1_MDIN2/ETH1_MDIP2	882.82/881.92	100 欧姆	以太网信号
85/86	ETH1_MDIN0/ETH1_MDIP0	894.9/895.92	100 欧姆	以太网信号
88/89	ETH1_MDIN1/ETH1_MDIP1	865.31/866.58	100 欧姆	以太网信号
91/92	ETH1_MDIN3/ETH1_MDIP3	890.17/888.93	100 欧姆	以太网信号

3.4. 电气特性

3.4.1. 功耗

电源功耗表

电源状态	测试环境	电源电压	典型电流	功耗
PWRUP	BOOT 阶段	5.0V	0.24	1.2W
PWRUP	系统 LOAD 完成	5.0V	0.19A	0.95W
PWRUP	软件重载测试	5.0V	0.28A	1.4W
SLEEP	待机到内存	5.0V	0.1A	0.5W
PWRDN	VBAT_EXT 供电	3.2V	5.8uA	

注：功耗测量不包括核心板对外输出电源的功耗。

4. 核心板硬件设计

4.1. 处理器

4.1.1. STM32MP131 处理器

Table 1. STM32MP131A/D features and peripheral counts

Features			STM32MP131AAE STM32MP131DAE	STM32MP131AAG STM32MP131DAG	STM32MP131AAF STM32MP131DAF	Miscellaneous	
			LFBGA289	TFBGA289	TFBGA320		
Package	Body size (mm)		14x14	9x9	11x11	-	
	Pitch (mm)		0.8	0.5	0.5		
	Ball size (mm)		0.40	0.30	0.30		
	Thickness (mm)		< 1.4	< 1.2	< 1.2		
	Ball count		289	289	320		
CPU			Cortex-A7 FPU Neon TrustZone			-	
			Caches size	32-Kbyte L1 data cache			
				32-Kbyte L1 instruction cache			
				128-Kbyte L2 unified coherent cache			
Frequency			STM32MP131A: 650 MHz STM32MP131D: 1 GHz				
ROM			128 Kbytes (secure)			-	
Embedded SRAM	System RAM		128 Kbytes (securable)			168 Kbytes	
	Backup		8 Kbytes (securable, tamper protected)				
	AHB SRAM		32 Kbytes				
SDRAM			Securable			-	
	LPDDR2/3	16-bit 533 MHz	Up to 1 Gbyte, single rank				
	DDR3/3L	16-bit 533 MHz					
Backup registers			128 bytes (32x32-bit, securable, tamper protected)			-	
Timers	Advanced	16 bits	2			24 timers	
	General purpose	16 bits	8 (6 securable)				
		32 bits	2				
	Basic	16 bits	2				
	Low power	16 bits	5 (2 securable)				
	A7 timers	64 bits	4 (secure, non-secure, virtual, hypervisor)				
	RTC/AWU		1 (securable)				

Table 1. STM32MP131A/D features and peripheral counts (continued)

Features			STM32MP131AAE STM32MP131DAE	STM32MP131AAG STM32MP131DAG	STM32MP131AAF STM32MP131DAF	Miscellaneous
			LFBGA289	TFBGA289	TFBGA320	
Watchdogs			2 (independent, independent secure)			-
Communication peripherals	SPI		5 (2 securable)			-
		Having I2S	4			
	I2C (with SMB/PMB support)		5 (3 securable)			
	USART (smartcard, SPI, IrDA, LIN) + UART (IrDA, LIN)		4 + 4 (including 2 securable USART), some can be a boot source			Boot
	SAI		2 (up to 4 audio channels), with I2S master/slave, PCM input, SPDIF-TX			-
	USB	EHCI/OHCI Host	2 ports			-
			Embedded HSPHY with BCD			
		OTG HS	Embedded HS PHY with BCD (securable), can be a boot source			Boot
		Embedded PHYs	2 × HS shared between Host and OTG			-
SPDIFRX		4 inputs			-	
SDMMC (SD, SDIO, eMMC)			2 (8 + 8 bits) (securable), eMMC or SD can be a boot source 2 optional independant power supplies for SD card interfaces			Boot
QUADSPI			1 (dual-quad) (securable), can be a boot source			Boot (1)
FMC	Parallel address/data 8/16-bit		4 × CS, up to 4 × 64 Mbyte			-
	Parallel AD-mux 8/16-bit					
	NAND 8/16-bit		Yes, 2× CS, SLC, BCH4/8, can be a boot source			Boot
10/100M/Gigabit Ethernet			1 x (MII, RMI, RGMII) with PTP and EEE (securable)			-
DMA			3 instances (1 secure), 33-channel MDMA			-
Hash			SHA-1, SHA-224, SHA-256, SHA-384, SHA-512, SHA-3, HMAC (securable)			-
True random number generator			True-RNG (securable)			-
Fuses (one-time programmable)			3072 effective bits (secure, 1280 bits available for the user)			-
GPIOs with interrupt (total count)			135 ⁽²⁾			-
Securable GPIOs		All				
Wakeup pins		6				
Tamper pins (active tamper)		12 (5)				

Table 1. STM32MP131A/D features and peripheral counts (continued)

Features	STM32MP131AAE STM32MP131DAE	STM32MP131AAG STM32MP131DAG	STM32MP131AAF STM32MP131DAF	Miscellaneous
	LFBGA289	TFBGA289	TFBGA320	
DFSDM	4 input channels with 2 filters			-
Up to 12-bit synchronized ADC	1 (up to 5 Msps on 12-bit each) (securable)			-
12-bit ADC channels in total ⁽³⁾	ADC2: 18 channels including 6x internal, 12 channels available for user including 6x differential			
Internal ADC VREF	1.65 V, 1.8 V, 2.048 V, 2.5 V or VREF+ input			-
VREF+ input pin	Yes			

4.1.2. STM32MP135 处理器

Table 1. STM32MP135A/D features and peripheral counts

Features			STM32MP135AAE STM32MP135DAE	STM32MP135AAG STM32MP135DAG	STM32MP135AAF STM32MP135DAF	Miscellaneous
			LFBGA289	TFBGA289	TFBGA320	
Package	Body size (mm)		14x14	9x9	11x11	-
	Pitch (mm)		0.8	0.5	0.5	
	Ball size (mm)		0.40	0.30	0.30	
	Thickness (mm)		< 1.4	< 1.2	< 1.2	
	Ball count		289	289	320	
CPU			Cortex-A7 FPU Neon TrustZone			-
Caches size			32-Kbyte L1 data cache			
			32-Kbyte L1 instruction cache			
			128-Kbyte L2 unified coherent cache			
Frequency			STM32MP135A: 650 MHz STM32MP135D: 1 GHz			
ROM			128 Kbytes (secure)			-
Embedded SRAM	System RAM		128 Kbytes (securable)			168 Kbytes
	Backup		8 Kbytes (securable, tamper protected)			
	AHB SRAM		32 Kbytes			
SDRAM			Securable			-
	LPDDR2/3	16-bit 533 MHz	Up to 1 Gbyte, single rank			
	DDR3/3L	16-bit 533 MHz				
Backup registers			128 bytes (32x32-bit, securable, tamper protected)			-
Timers	Advanced	16 bits	2			24 timers
	General purpose	16 bits	8 (6 securable)			
		32 bits	2			
	Basic	16 bits	2			
	Low power	16 bits	5 (2 securable)			
	A7 timers	64 bits	4 (secure, non-secure, virtual, hypervisor)			
	RTC/AWU		1 (securable)			

Table 1. STM32MP135A/D features and peripheral counts (continued)

Features			STM32MP135AAE STM32MP135DAE	STM32MP135AAG STM32MP135DAG	STM32MP135AAF STM32MP135DAF	Miscellaneous
			LFBGA289	TFBGA289	TFBGA320	
Watchdogs			2 (independent, independent secure)			-
Communication peripherals	SPI		5 (2 securable)			-
		Having I2S	4			
	I2C (with SMB/PMB support)		5 (3 securable)			
	USART (smartcard, SPI, IrDA, LIN) + UART (IrDA, LIN)		4 + 4 (including 2 securable USART), some can be a boot source			Boot
	SAI		2 (up to 4 audio channels), with I2S master/slave, PCM input, SPDIF-TX			-
	USB	EHCI/OHCI Host	2 ports			-
			Embedded HSPHY with BCD			
		OTG HS	Embedded HS PHY with BCD (securable), can be a boot source			Boot
		Embedded PHYs	2 × HS shared between Host and OTG			-
	SPDIFRX		4 inputs			-
FDCAN		2 (1 × TTCAN), clock calibration, 10 Kbyte shared buffer			-	
SDMMC (SD, SDIO, eMMC)			2 (8 + 8 bits) (securable), eMMC or SD can be a boot source 2 optional independant power supplies for SD card interfaces			Boot
QUADSPI			1 (dual-quad) (securable), can be a boot source			Boot (1)
FMC	Parallel address/data 8/16-bit		4 × CS, up to 4 × 64 Mbyte			-
	Parallel AD-mux 8/16-bit					
	NAND 8/16-bit		Yes, 2× CS, SLC, BCH4/8, can be a boot source			Boot
10/100M/Gigabit Ethernet			2 x (MII, RMI, RGMII) with PTP and EEE (securable)			-
LCD-TFT		Parallel interface	Up to 24-bit data, 1 secure layer, YUV on 1 layer (up to 1366×768 @ 60 fps) or up to Full HD (1920 x 1080) @ 30 fps Pixel clock up to 90 MHz			-
DMA			3 instances (1 secure), 33-channel MDMA			-
Hash			SHA-1, SHA-224, SHA-256, SHA-384, SHA-512, SHA-3, HMAC (securable)			-
True random number generator			True-RNG (securable)			-
Fuses (one-time programmable)			3072 effective bits (secure, 1280 bits available for the user)			-
Camera interface	Bus width		16-bit			-

Table 1. STM32MP135A/D features and peripheral counts (continued)

Features		STM32MP135AAE STM32MP135DAE	STM32MP135AAG STM32MP135DAG	STM32MP135AAF STM32MP135DAF	Miscellaneous
		LFBGA289	TFBGA289	TFBGA320	
GPIOs with interrupt (total count)		135 ⁽²⁾			-
	Securable GPIOs	All			
	Wakeup pins	6			
	Tamper pins (active tamper)	12 (5)			
DFSDM		4 input channels with 2 filters			-
Up to	12-bit synchronized ADC	2 ⁽³⁾ (up to 5 Msps on 12-bit each) (securable)			-
	12-bit ADC channels in total ⁽⁴⁾	ADC1: 19 channels including 1x internal, 18 channels available for user including 8x differential ADC2: 18 channels including 6x internal, 12 channels available for user including 6x differential			
Internal ADC VREF		1.65 V, 1.8 V, 2.048 V, 2.5 V or VREF+ input			-
	VREF+ input pin	Yes			

4.2. 内存

ECK10-13xA 系列核心板在板贴装 DDR3L SDRAM 内存芯片。设计 16 位内存数据位宽，256MB/512MB 两种容量可选；

4.3. 时钟

ECK10-13xA 系列核心板在板提供 1 个 32.768KHz 晶体（无源）振荡电路和 1 个 24MHz 晶体（无源）振荡电路，作为系统时钟源。

4.3.1. I/O 分配

时钟 I/O 分配表

MPU I/O 引脚	功能
PC14	32.768KHz IN
PC15	32.768KHz OUT
PH0	24MHz IN
PH1	24MHz OUT

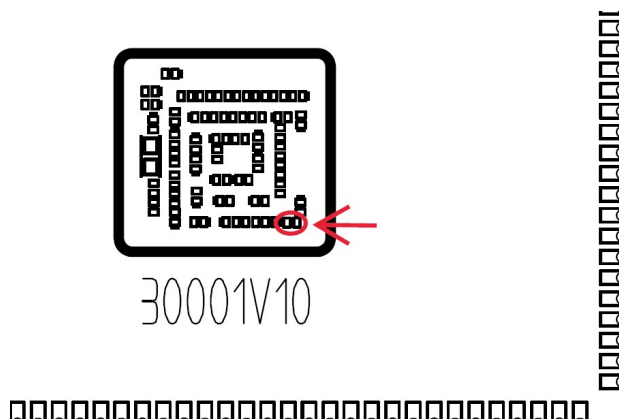
4.4. 存储

ECK10-13xA 系列核心板存储设计上，为了给用户应用保留更多的 SDMMC 接口，方便

扩展 SD 卡、eMMC 存储、WiFi 等功能，在板只设计了一种并行 NAND FLASH 存储方案。用户可在底板上灵活配置包括 SD 卡、eMMC、NAND FLASH、NOR FLASH 等多种存储方案。

核心板产品提供 256MB 和 512MB 两种容量的并行 NAND FLASH 配置可选。NAND FLASH 与处理器之间通过 FMC（Flexible memory controller）接口连接。支持 8bit 并行总线访问。

核心板底部设计有可配置电阻，焊接该电阻后可实现 NAND FLASH 芯片的写保护功能。短接电阻可选择 100 欧姆或以下阻值，电阻位置如下图所示。



写保护配置电阻位置图

4.4.1. I/O 分配

NAND FLASH 芯片 I/O 分配表

MPU I/O 引脚	功能
PD11	FMC_CLE
PD12	FMC_ALE
PD4	FMC_NOE
PG9	FMC_NCE
PD5	FMC_NWE
PA9	FMC_NWAIT
PD14	FMC_D0
PD15	FMC_D1
PD0	FMC_D2
PD1	FMC_D3
PE7	FMC_D4
PE8	FMC_D5
PE9	FMC_D6
PE10	FMC_D7

4.5. 以太网

ECK10-13xA 系列核心板设计, 为方便用户底板千兆网络应用, 降低用户底板 BOM 成本和软件开发成本, 将以太网 PHY 芯片和相关电路设计在核心板上。以太网 PHY 芯片与处理器之间通过 RGMII (Gigabit Ethernet MAC interface) 接口连接。核心板以太网 PHY 芯片支持 IEEE 802.3 10BASE-T, IEEE 802.3u 100BASE-TX 和 IEEE 802.3ab 1000BASE-T 协议, 可以在底板上轻松实现 10M/100M/1000Mbps 自适应以太网电口功能。

4.5.1. I/O 分配

以太网 PHY 芯片 I/O 分配表

MPU I/O 引脚	功能
PC4	ETH1_RXD0
PC5	ETH1_RXD1
PB0	ETH1_RXD2
PB1	ETH1_RXD3
PD7	ETH1_RX_CLK
PA7	ETH1_RX_CTL
PG13	ETH1_TXD0
PG14	ETH1_TXD1
PC2	ETH1_TXD2
PE5	ETH1_TXD3
PB11	ETH1_TX_CTL
PC1	ETH1_GTX_CLK
PA2	ETH1_MDIO
PG2	ETH1_MDC
PG12	ETH1_PHY_INTN
PF7	ETH1_CLK125
PH6	ETH1_Nrst

4.6. USB

USB 功能可配置为 2 路 USB2.0, 也可以配置为 1 路 USB OTG 和 1 路 USB2.0。

4.6.1. I/O 分配

USB I/O 分配表

MPU I/O 引脚	功能
PA7	USB_OTG_HS_VBUS
USB_DM1	USBH_HS1_DM
USB_DP1	USBH_HS1_DP
USB_DM2	USB_OTG_HS_DM

USB_DP2	USB_OTG_HS_DP
---------	---------------

4.7. 电源

ECK10-13xA 系列核心板采用 ST 公司原厂配套 PMIC (STPMIC1APQR) 方案实现电源系统设计。原厂 PMIC 方案不仅提供了高性能的电源功能, 也能提供精确的上电和掉电时序控制, 保证系统运行可靠性和使用寿命, 同时还能提供极高的功能密度。

PMIC 芯片可提供 4 路 BUCK, 6 路 LDO, 1 路 BOOST, 1 路 REFDDR 电源。核心板电源分配如下表所示。

PMIC 电源分配表

PMIC 电源	网络名称	设计电压	说明	上电时序 RANK
BUCK1	VDD_CORE	1.2V	处理器核电	RANK 2
BUCK2	VDD_DDR	1.35V	内存电	RANK 0
BUCK3	VDD_3V3	3.3V	处理器 I/O 电	RANK 1
BUCK4	P3V3	3.3V	外设 I/O 电	RANK 2
BOOST	-	-	未使用	N/A
REFDDR	VREF_DDR	0.675V	内存参考电	RANK 0
LDO1	P_LDO1_R0	1.8V	输出 LDO 电源	RANK 0
LDO2	P_LDO2_R0	1.8V	输出 LDO 电源	RANK 0
LDO3	-	-	未使用	RANK 0
LDO4	VDD_USB	3.3V	USB 电源	RANK 3
LDO5	VDD_ADC	2.9V	ADC 电源 VDDA	RANK 2
LDO6	-	-	未使用	RANK 0

注: 处理器 ADC 的参考电源 VREF+采用的是内部参考。

4.7.1. I/O 分配

下表为处理器连接 PMIC 的引脚, 主要包括 I2C 和 WAKEUP 信号。

PMIC I/O 分配表

MPU I/O 引脚	PMIC 引脚
PB7	PMIC SDA
PE2	PMIC SCL
PC13	PMIC WAKEUP
PF8	PMIC INTn

5. 底板硬件设计

5.1. 电源接口

对于嵌入式产品设计, 电源系统的设计至关重要, 不但需要考虑电源本身的基本电气参

数, 还要考虑电源的稳定性设计、时序设计等多种因素。ECK10-13xA 系列核心板考虑到降低用户应用难度和成本, 不仅采用了单电源供电方案, 还提供了 3 路电源输出功能。在一些常规应用中, 用户可以不用额外再设计电源。

5.1.1. 电源输入

ECK10-13xA 系列核心板采用单路直流+5V 电源供电, 对应邮票孔连接器的 127、128 引脚。供电电压范围为 $5.0V \pm 10\%$ 。

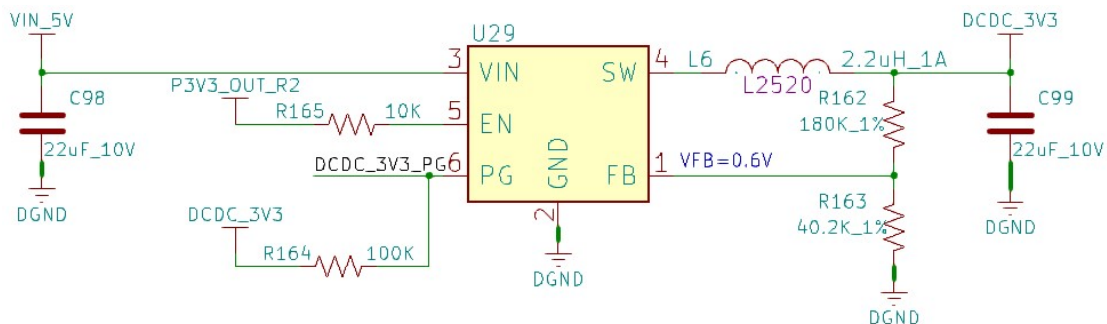
5.1.2. 电源输出

为方便用户底板设计, 降低底板 BOM 成本, 核心板输出了 3 路电源, 分别是 1 路 Buck 输出的 3.3V 电源, 2 路 LDO 输出的软件可调电源。在功率满足的情况下, 用户底板可不再另外设计电源, 直接使用核心板提供的电源为底板芯片和 I/O 接口供电。

Buck 输出的 3.3V 电源名称为 P3V3_OUT_R2, 对应邮票孔连接器的 124、125 两个引脚。该电源输出的最大电流为 1A。该电源由核心板上 PMIC 芯片的 BUCK4 输出, 上电时序属于 RANK2。

2 路 LDO 输出电源名称分别为 P_LDO1_R0 和 P_LDO2_R0, 分别对应邮票孔连接器的 121、122 两个引脚。2 路 LDO 电源输出的最大电流均为 350mA。P_LDO1_R0 电源由核心板上 PMIC 芯片的 LDO1 输出, 上电时序属于 RANK0, 上电时无输出, 需要软件配置后才会输出。P_LDO2_R0 电源由核心板上 PMIC 芯片的 LDO2 输出, 上电时序属于 RANK0, 上电时无输出, 需要软件配置后才会输出。

核心板输出的电源是满足系统电源上电时序要求的, 底板电源设计时, 可以使用 P3V3_OUT_R2 电源作为电源使能控制信号, 控制底板芯片 I/O 接口电源上电, 参考原图图如下图所示。



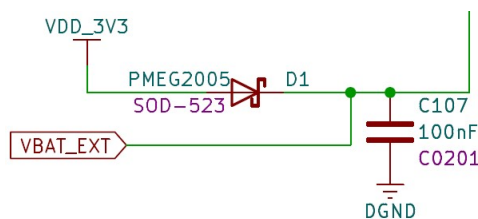
底板 I/O 电源时序控制参考原理图

注: 3 路电源输出不能直接并联使用。

5.1.3. VBAT 电源

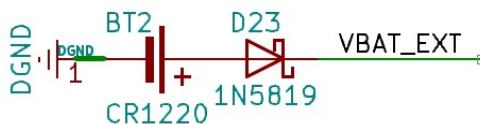
VBAT_EXT 是 RTC 备用电池接口，对应邮票孔连接器的 43 脚，可以外接电池供电。其作用是，当核心板 5V 电源掉电后，通过外部电池供电给核心板 RTC 电源，保持处理器内部 RTC 功能、电源管理功能、部分配置寄存器的正常运行。VBAT_EXT 的电压范围为 1.6-3.6V。

核心板内，VBAT_EXT 电源与板内 3.3V 电源并联后，输入到 MPU 芯片的 VBAT 引脚。并联电路如下图所示。



VBAT 电源并联电路图

如上图所示，在核心板上两路电源并联时，VBAT_EXT 电源没有串联二极管。如果底板采用纽扣电池提供 RTC 备份电源，为防止上电后板内电源对电池充电，应在底板 VBAT_EXT 电路上串联二极管，电路如下图所示。



底板 VBAT 电源参考电路图

如果不使用 RTC 备用电池和相关功能，VBAT_EXT 引脚可悬空。

5.1.4. 引脚定义

电源接口定义表

引脚	引脚名称	芯片引脚	电平	类型	说明
43	VBAT_EXT	MPU.VBAT	3.3V	PWR-I	板内无二极管
121	P_LDO1_R0	PMIC.LDO1	3.3V	PWR-O	
122	P_LDO2_R0	PMIC.LDO2	3.3V	PWR-O	
124	P3V3_OUT_R2	PMIC.BUCK4	3.3V	PWR-O	
125	P3V3_OUT_R2	PMIC.BUCK4	3.3V	PWR-O	
127	VIN_5V		5.0V	PWR-I	
128	VIN_5V		5.0V	PWR-I	

5.2. 启动配置

ECK10-13xA 核心板支持多种启动方式。芯片上电后，会读取 BOOT[2:0]引脚上的电平状态，不同的电平状态对应特定的启动方式。BOOT[2:0]在处理器内部有下拉电阻，通常应用时底板设计上拉电阻即可。BOOT 配置模式如下图所示。

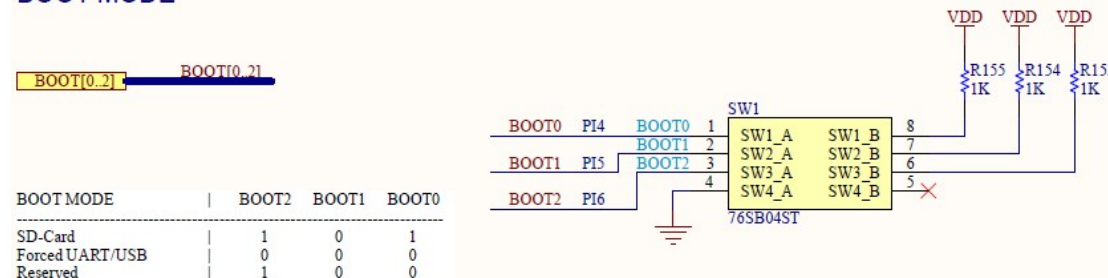
Table 2. Boot modes

BOOT2	BOOT1	BOOT0	Initial boot mode	Comments
0	0	0	UART and USB ⁽¹⁾	Wait incoming connection on: – USART3/6 and UART4/5/7/8 on default pins – USB high-speed device on OTG_HS_DP/DM pins ⁽²⁾
0	0	1	Serial NOR flash ⁽³⁾	Serial NOR flash on QUADSPI ⁽⁵⁾
0	1	0	eMMC ⁽³⁾	eMMC on SDMMC2 (default) ⁽⁵⁾⁽⁶⁾
0	1	1	NAND flash ⁽³⁾	SLC NAND flash on FMC
1	0	0	Development boot (no flash memory boot)	Used to get debug access without boot from flash memory ⁽⁴⁾
1	0	1	SD card ⁽³⁾	SD card on SDMMC1 (default) ⁽⁵⁾⁽⁶⁾
1	1	0	UART and USB ⁽¹⁾⁽³⁾	Wait incoming connection on: – USART3/6 and UART4/5/7/8 on default pins – USB high-speed device on OTG_HS_DP/DM pins ⁽²⁾
1	1	1	Serial NAND flash ⁽³⁾	Serial NAND flash on QUADSPI ⁽⁵⁾

BOOT 模式配置图

ECK10-13xA 核心板，如果从在板 NAND FLASH 启动，配置 BOOT[2:0]为 011；如果从底板 SDMMC1 接口上的 SD 卡启动，配置 BOOT[2:0]为 101；如果调试模式，从 USB OTG 启动，配置 BOOT[2:0]为 000。BOOT[2:0]信号对应的底板电路设计可参考下图。

BOOT MODE



BOOT 信号底板参考原理图

5.2.1. 引脚定义

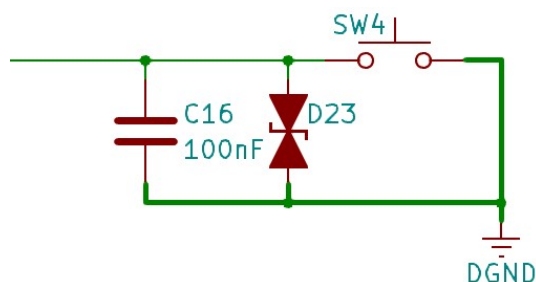
BOOT 模式接口定义表

引脚	引脚名称	芯片引脚	电平	类型	说明
96	GPIO_PI4-BOOT0	MPU.PI4	3.3V	I/O	片内下拉
100	GPIO_PI5-BOOT1	MPU.PI5	3.3V	I/O	片内下拉
74	GPIO_PI6-BOOT2	MPU.PI6	3.3V	I/O	片内下拉

5.3. 复位和电源按键

ECK10-13xA 系列核心板引出的 NRST_CPU、PMIC_PONKEY 两个信号可以连接器外部按键，用于实现对处理器的复位和电源控制。

NRST_CPU 信号在核心板内设计有 10K 电阻上拉到 3.3V I/O 电源。PMIC_PONKEY 信号在核心板内连接到 PMIC 芯片 PONKEYn 引脚，PMIC 芯片内上拉到 5V 电源。由于这两个信号在核心板内都有上拉电阻，且上拉电源轨不同，所以在底板应用时不要再连接上拉电阻直连接键，或者通过 OD 门驱动。按键参考原理图如下图所示。



按键参考原理图

注：复位和电源按键信号不要随意通过电阻上拉。如果上拉电源轨不正确，会导致在系统待机或关机的时候，可能引起不确定信号输入到按键信号接口。

5.3.1. 引脚定义

按键接口定义表

引脚	引脚名称	芯片引脚	电平	类型	说明
123	NRST_CPU	MPU.NRST	3.3V	I	板内无二极管，10K 上拉
126	PMIC_PONKEY	PMIC.PON	5.0V	I	板内无二极管，片内上拉

5.4. 显示接口

ECK10-13xA 系列核心板提供一路 24bit 并行数字 RGB 显示接口，最大分辨率支持 1366 x 768@60 fps，最大像素时钟支持 90MHz，可支持 RGB888、RGB666、RGB565、RGB332、YUV422 数据格式。并提供全部 LCD 和 TFT 屏所需的信号。客户可以根据自己的需求配置显示分辨率和显示数据格式。

在 LCD 和 TFT 屏应用中，可以使用 GPIO 控制屏幕电源和背光电源。可以使用 PWM 输出控制背光亮度。还可以使用 I2C 和 GPIO 外部中断功能连接触摸屏。相关参考接口定义见显示接口参考定义表。

5.4.1. 接口定义

显示接口参考定义表

引脚	引脚名称	功能	备注
34	GPIO_PE11	LTDC_R0	显示红色数据
22	GPIO_PG7	LTDC_R1	显示红色数据
27	GPIO_PH8	LTDC_R2	显示红色数据
21	GPIO_PB12	LTDC_R3	显示红色数据
11	GPIO_PE1	LTDC_R4	显示红色数据
36	GPIO_PF5	LTDC_R5	显示红色数据
35	GPIO_PE13	LTDC_R6	显示红色数据
28	GPIO_PF6	LTDC_R7	显示红色数据
120	GPIO_PF0	LTDC_G0	显示绿色数据
9	GPIO_PF1	LTDC_G1	显示绿色数据
3	GPIO_PH13	LTDC_G2	显示绿色数据
7	GPIO_PF3	LTDC_G3	显示绿色数据
32	GPIO_PD13	LTDC_G4	显示绿色数据
15	GPIO_PG0	LTDC_G5	显示绿色数据
6	GPIO_PC7	LTDC_G6	显示绿色数据
16	GPIO_PA15	LTDC_G7	显示绿色数据
13	GPIO_PD9	LTDC_B0	显示蓝色数据
5	GPIO_PB9	LTDC_B1	显示蓝色数据
12	GPIO_PD10	LTDC_B2	显示蓝色数据
2	GPIO_PF2	LTDC_B3	显示蓝色数据
14	GPIO_PH14	LTDC_B4	显示蓝色数据
41	GPIO_PE0	LTDC_B5	显示蓝色数据
40	GPIO_PB6	LTDC_B6	显示蓝色数据
24	GPIO_PE15	LTDC_B7	显示蓝色数据
4	GPIO_PB5	LTDC_DE	显示数据有效
119	GPIO_PC6	LTDC_HSYNC	显示行同步
33	GPIO_PE12	LTDC_VSYNC	显示场同步
118	GPIO_PB13	LTDC_CLK	显示像素时钟
44	GPIO_PF10_R	LCD_VDD_EN	屏幕电源使能
31	GPIO_PH11	LCD_BL_EN	屏幕背光使能
25	GPIO_PG15	LCD_BL_PWM	屏幕背光亮度控制
45	GPIO_PH2	TP_INT	触摸屏中断
37	GPIO_PD3	TP_I2C1_SDA	触摸屏 I2C 数据
17	GPIO_PB8	TP_I2C1_SCL	触摸屏 I2C 时钟

5.4.2. LAYOUT 建议

- ❖如果显示信号设计有 22Ω串联匹配电阻，建议靠近核心板邮票孔放置；
- ❖所有 GPIO 信号在核心板内已做等长处理。核心板内走线长度见引脚定义表；

❖建议底板 LCD 信号走线做等长控制, 误差范围 $\pm 100\text{mil}$, 信号线间距至少 2W。

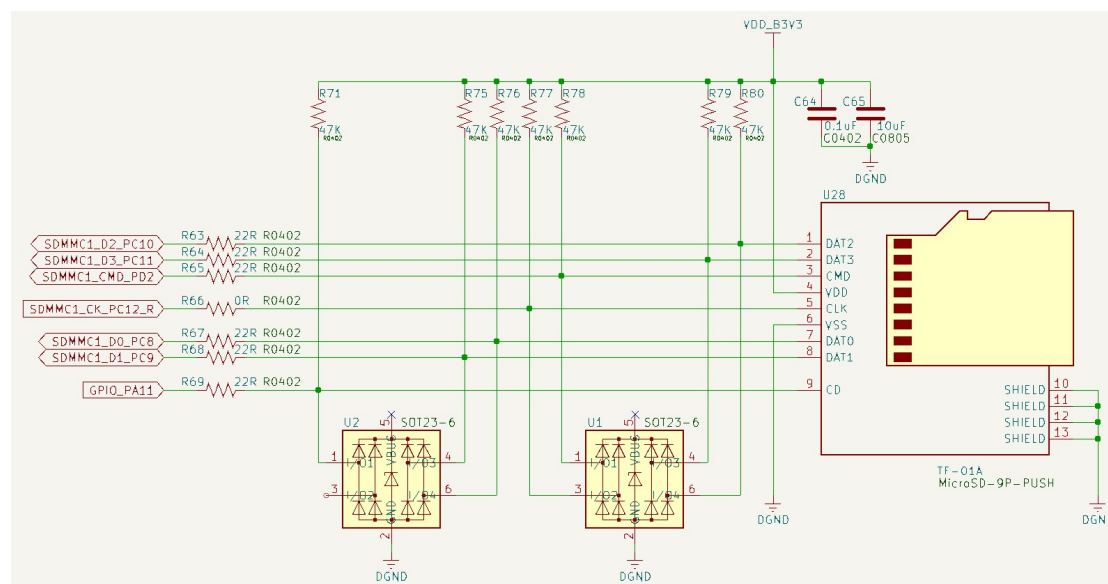
5.5. 摄像头接口

ECK10-13xA 系列核心板使用 STM32MP135 系列 MPU 芯片的产品可支持 1 路数字摄像头接口。摄像头接口在应用中会占用大量 I/O 引脚, 减少其他复用功能, 这里推荐使用 USB 接口摄像头实现摄像头功能。

5.6. SDMMC 卡接口

STM32MP13 系列处理器提供了 2 个 SDMMC 控制器, 为保证用户能够通过 SDMMC 扩展更多的功能接口, ECK10-13xA 系列核心板设计时将 2 个 SDMMC 控制器的信号都引出到邮票孔上。通过 SDMMC 接口信号可以在底板上扩展 SD 卡、eMMC 等存储器, 也可以扩展 WiFi、蓝牙等通讯接口。

STM32MP13x 处理器的 I/O 可以配置片内上拉电阻。这些上拉电阻可满足 SD 卡接口扩展时的上拉需求, 用户设计无需外部上拉电阻。核心板在 SDMMC 的时钟信号上已经串联了 22 欧姆匹配电阻, 用户设计也无需外部串联电阻。通过 SDIO 接口扩展 Micro SD 卡, 可参考以下原图设计。需要注意的是, 核心板 SDMMC 信号只提供 3.3V 的 I/O 电平, 不支持 USH-I 等 1.8V 的 I/O 电平模式。



SD 卡参考电路图

5.6.1. 引脚定义

SDMMC 信号引脚定义

引脚	引脚名称	芯片引脚	电平	类型	走线长度	说明
102	SDMMC2_CMD_PG6	MPU.PG6	3.3V	I/O	1405.41	

103	SDMMC2_CK_PE3_R	MPU.PE3	3.3V	I/O	1433.22	串联 22 欧姆电阻
104	SDMMC2_D3_PB4	MPU.PB4	3.3V	I/O	1465.48	
105	SDMMC2_D0_PB14	MPU.PB14	3.3V	I/O	1453.64	
106	SDMMC2_D2_PB3	MPU.PB3	3.3V	I/O	1457.94	
108	SDMMC2_D1_PB15	MPU.PB15	3.3V	I/O	1427.23	
109	SDMMC1_CMD_PD2	MPU.PD2	3.3V	I/O	1403.51	
110	SDMMC1_D3_PC11	MPU.PC11	3.3V	I/O	1395.3	
111	SDMMC1_D1_PC9	MPU.PC9	3.3V	I/O	1396.27	
112	SDMMC1_D0_PC8	MPU.PC8	3.3V	I/O	1406.37	
113	SDMMC1_D2_PC10	MPU.PC10	3.3V	I/O	1412.57	
115	SDMMC1_CK_PC12_R	MPU.PC12	3.3V	I/O	1390.97	串联 22 欧姆电阻

5.6.2. LAYOUT 建议

- ❖SDMMC 信号建议单端阻抗 50 Ω；
- ❖数据线和控制线尽量等长；
- ❖时钟信号与其他信号的距离遵循 3W 规则。

5.7. USB 接口

ECK10-13xA 系列核心板支持 2 路 USB 2.0 HOST 接口，或者 1 路 USB OTG 接口和 1 路 USB 2.0 HOST 接口。同时核心板还引出了 OTG_HS_VBUS 信号，可以用于 OTG 接口应用时，软件切换 HOST 或 DEVICE 模式的检测。如果不使用 OTG_HS_VBUS 功能，该引脚也可以用于 GPIO 使用。

5.7.1. 引脚定义

USB 信号引脚定义

引脚	引脚名称	芯片引脚	电平	类型	走线长度	说明
76	USBH_HS1_DM	MPU.USB_DM1	USB	I/O	923.39	
77	USBH_HS1_DP	MPU.USB_DP1	USB	I/O	922.36	
79	USB_OTG_HS_DM	MPU.USB_DM2	USB	I/O	904.81	
80	USB_OTG_HS_DP	MPU.USB_DP2	USB	I/O	904.27	
97	OTG_VBUS_PI7	MPU.PI7	3.3V	I/O	1025.11	支持 5V 容忍

5.7.2. LAYOUT 建议

- ❖USB 信号走线做等长控制；
- ❖USB 信号的差分阻抗按 90Ω控制；
- ❖USB 信号线尽可能短；

- ❖ USB 信号尽量不换层，如果换层，可以在换层过孔附近放置 GND 回流过孔；
- ❖ USB 信号不要跨平面分割，保证参考平面连续；
- ❖ USB 信号远离其他时钟、数字信号。

5.8. 音频接口

STM32MP13 系列处理器提供了多种音频接口形式，ECK10-13xA 系列核心板推荐使用 I2S 音频接口。在使用 I2S 接口信号实现音频功能时，需要外接音频编解码器，通过编解码器实现耳机、麦克风、扬声器等音频接口功能。

5.9. UART 接口

ECK10-13xA 系列核心板最多可支持 4 路 UART 接口和 3 路 USART 接口。核心板默认使用 UART 4 作为调试串口。

5.10. SPI 接口

ECK10-13xA 系列核心板为方便用户多种 BOOT 方式的应用，提供了 1 路可用于 BOOT 的 QSPI 接口，其中 QSPI 的 CLK 信号已经在核心板内部串联了 22 欧姆电阻。另外最多可支持 5 路 SPI 接口功能。

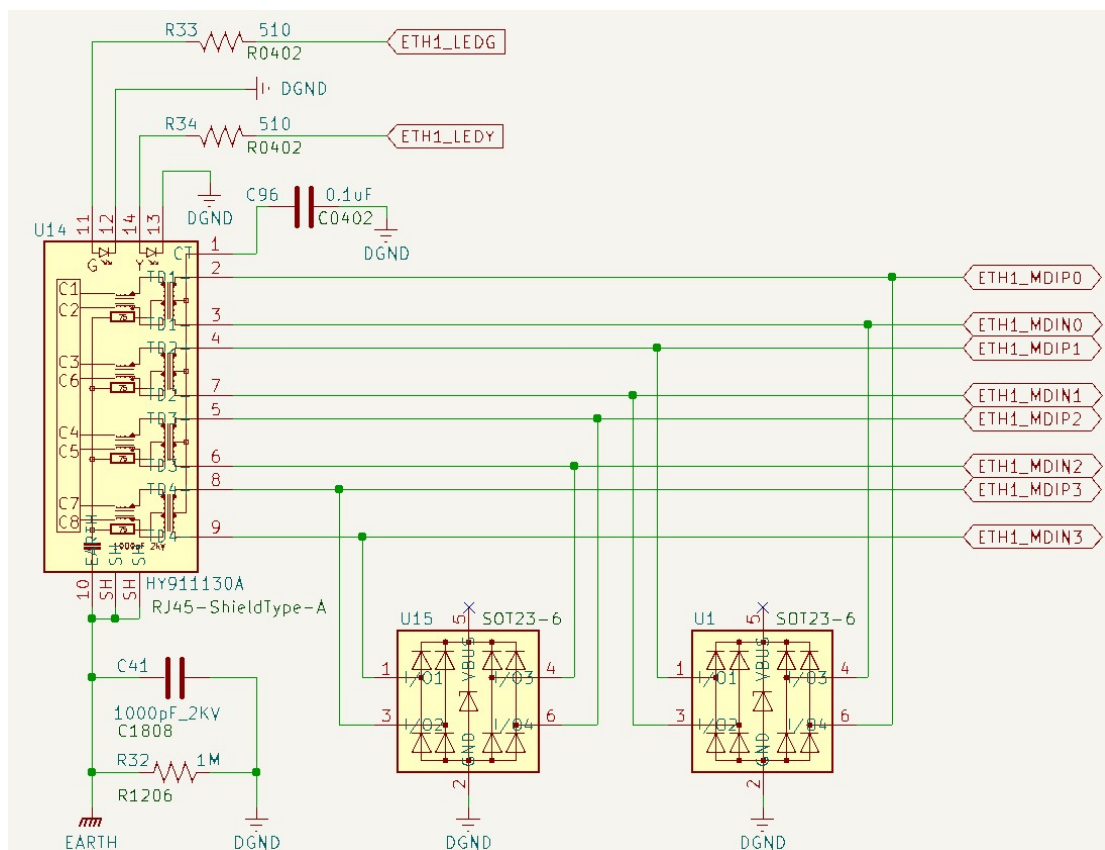
5.10.1. 引脚定义

QSPI 信号引脚定义

引脚	引脚名称	芯片引脚	电平	类型	走线长度	说明
44	QSPI_CLK_PF10_R	MPU.PF10	3.3V	I/O	810.44	串联 22 欧姆电阻
45	QSPI_BK2_IO0_PH2	MPU.PH2	3.3V	I/O	744.04	
46	QSPI_BK2_IO1_PG10	MPU.PG10	3.3V	I/O	766.74	
48	QSPI_BK2_IO2_PE14	MPU.PE14	3.3V	I/O	771.63	
49	QSPI_BK2_NCS_PE4	MPU.PE4	3.3V	I/O	789.01	
50	QSPI_BK2_IO3_PH7	MPU.PH7	3.3V	I/O	723.97	

5.11. 以太网接口

使用 ECK10-13xA 系列核心板扩展以太网接口，只需要在底板上设计以太网变压器和 RJ45 连接器即可。需要注意以太网接口信号都是专用信号，不能用于或配置为其他功能 I/O 使用，如果不使用网络功能，这些引脚可以悬空。由于 I/O 引脚复用的限制 ECK10-13xA 系列核心板最大只能扩展出 1 路千兆以太网接口。底板以太网接口扩展可参考下图设计。



底板以太网接口参考原理图

核心板提供两路以太网 LED 指示信号输出，命名为 ETH1_LEDG 和 ETH1_LEDY，分别连接到核心板内 PHY 芯片的 LED1 和 LED2 引脚上。默认软件配置条件下，ETH1_LEDG 高电平表示 100M 网络 link，高低变化表示 100M 网络 Active；ETH1_LEDY 高电平表示 1000M 网络 link，高低变化表示 1000M 网络 Active。在底板应用中可以直接使用这两个信号驱动 LED 灯。

需要注意的是，ETH1_LEDG 和 ETH1_LEDY 这两个信号都用于 PHY 芯片的上电配置功能，核心板内这两个信号都做了下拉，所以在驱动 LED 或其他设备时应注意不能影响这两个信号的上电状态。建议直接驱动 LED 的阳极或者经过 buffer 器件后驱动 LED 的阴极。

5.11.1. 引脚定义

以太网接口定义表

引脚	引脚名称	芯片引脚	电平	类型	走线长度	说明
70	ETH1_LEDG	PHY.33	3.3V	O		4.7K 下拉
71	ETH1_LEDY	PHY.34	3.3V	O		4.7K 下拉
82	ETH1_MDIN2	PHY.MDIN2	ETH	I/O	882.82	
83	ETH1_MDIP2	PHY.MDIP2	ETH	I/O	881.92	
84	DGND			PWR		
85	ETH1_MDIN0	PHY.MDIN0	ETH	I/O	894.9	

86	ETH1_MDIP0	PHY.MDIP0	ETH	I/O	895.92	
87	DGND			PWR		
88	ETH1_MDIN1	PHY.MDIN1	ETH	I/O	865.31	
89	ETH1_MDIP1	PHY.MDIP1	ETH	I/O	866.58	
90	DGND			PWR		
91	ETH1_MDIN3	PHY.MDIN3	ETH	I/O	890.17	
92	ETH1_MDIP3	PHY.MDIP3	ETH	I/O	888.93	

5.11.2. LAYOUT 建议

- ❖以太网 MDI 信号为差分信号，Layout 设计时应做差分走线；
- ❖以太网 MDI 信号差分线对内等长<5mil，差分阻抗 100Ω；
- ❖核心板内以太网 MDI 信号已做等长和阻抗控制；
- ❖相邻信号走线间距 3W 原则；
- ❖如果使用连接器和变压器分离的方案，变压器靠近 RJ45 连接器放置。

5.12. CAN 接口

ECK10-13xA 系列核心板最大可支持 2 路 CAN 总线功能（STM32MP135 系列 MPU 芯片支持）。ECK10-13xA 系列核心板的 CAN 总线信号还需要外接 CAN 接口芯片才能实现最终的 CAN 总线接口功能。

5.13. I2C 接口

ECK10-13xA 系列核心板最大可支持 4 路 I2C 总线。需要注意的是 MPU 提供的 I2C 总线控制器中 I2C4 专门用于 PMIC 控制，没有引出到邮票孔。另外所有 I2C 总线信号在核心板上都未提供上拉电阻，需要在底板上为 I2C 总线设计上拉电阻。在底板上拉电阻设计时应注意上拉电源轨选择。

5.14. ADC 接口

ECK10-13xA 系列核心板最大可提供 8 路 ADC 输入通道。核心板上 MPU 芯片，ADC 供电电源 VDDA 采用 PMIC 的 LDO5 供电，默认输出电压 2.9V。ADC 参考电压 VREF 采用 MPU 内部参考。

5.15. GPIO 接口

ECK10-13xA 系列核心板最大可提供 86 路 GPIO 接口，但大部分都存在复用功能。用户可根据自身需求对 GPIO 进行灵活配置。

5.16. 硬件设计检查项

- ❖ 电源轨: 检查 I/O 接口应用是否存在电源轨不一致的问题, 例如 1.8V 的信号连接到 3.3V 的信号上。如果出现不同电源轨信号的连接需求, 应采用电平转换电路处理。
- ❖ 上电时序: 检查底板与核心板连接的信号是否存在底板信号先上电, 或者两个板卡信号上电时间差异很大的情况。
- ❖ 上拉和下拉电阻: 复用 I/O 接口在上电软件配置前存在输出状态不确定的情况, 如果信号需要上电时保持确定电平, 应在底板上设计上下拉电阻。部分功能信号也需要在底板上设计上拉或下拉电阻, 如 I2C 信号。在设计上拉电阻时应注意上拉电源轨的设计。
- ❖ ESD 保护: 对外接口信号应考虑相应的 ESD 保护设计, ESD 方案的选择应考虑信号速率、通讯协议和应用环境的要求。
- ❖ 高速信号等长: 高速信号应考虑 PCB 的等长设计, 包括 USB、以太网、SDMMC、显示等。

6. 软件资源

ECK10-13xA 系列核心板搭载基于 Linux 6.1.28 版本内核的操作系统, 开发板出厂附带嵌入式 Linux 系统开发所需要的交叉编译工具链, TF-A 源代码, Optee-os 源码, U-boot 源代码, Linux 内核和各驱动模块的源代码, 以及适用于 Windows 桌面环境和 Linux 桌面环境的各种开发调试工具。

操作系统:

搭载 XFCE 桌面 Ubuntu 18.04 系统

系统源码:

TF-A 2.8.6

Op-tee 3.19

U-boot 2022.10

Kernel 6.1.28

BuildRoot 2020.02.6

开发环境及 IDE:

烧录工具: STM32CubeProgrammer

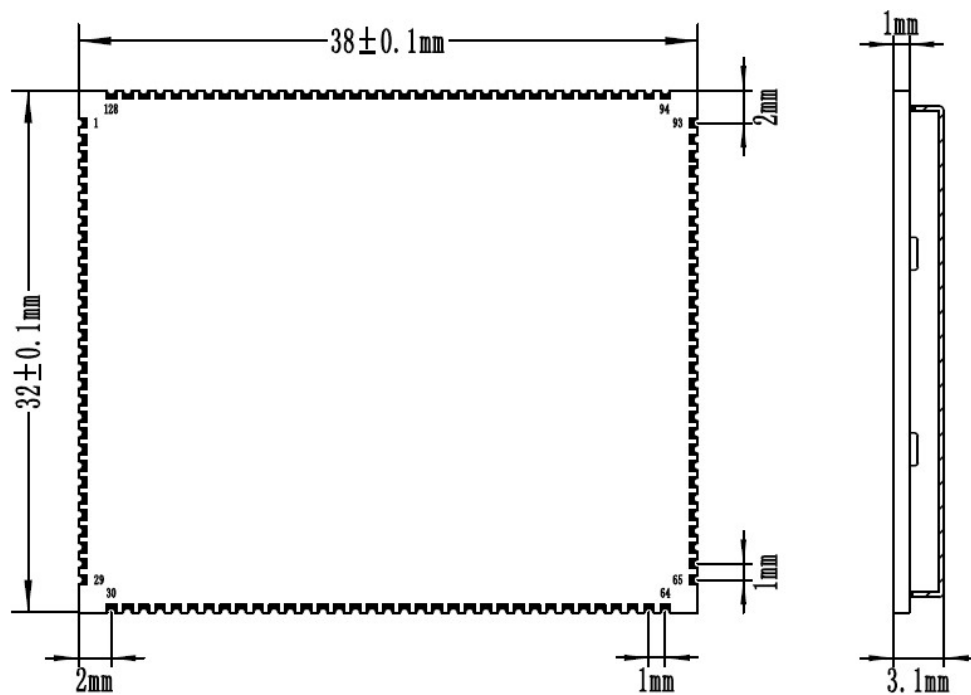
开发工具: STM32CubeMX

6.1. 系统资源

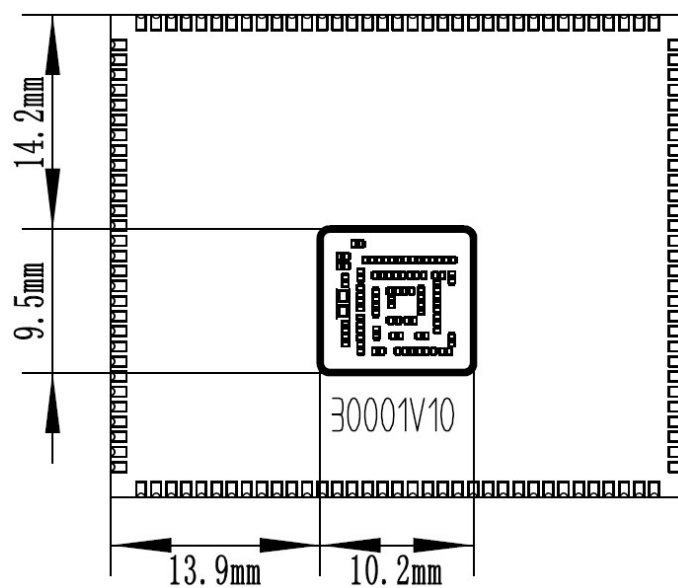
系统软件资源表

类别	名称	描述信息	源码
FSBL	TF-A 2.8.6	第一级引导程序	/source/tf-a.tar.xz
SSBL	Op-tee 3.19	第二级引导程序	/source/optee-os.tar.xz
SSBL	U-boot 2022.10	第二级引导程序	/source/u-boot.tar.xz
Linux kernel	Kernel 6.1.28	Linux 内核	/source/linux-6.1.28.tar.gz
Device Driver	USB Host	USB Host	kernel/
	USB OTG	USB OTG	kernel/
	I2C	I2C 总线驱动	kernel/
	SPI	SPI 总线驱动	kernel
	TTY	TTY 串口驱动	kernel
	RS232	TTY 串口驱动	kernel
	RS485	TTY 串口驱动	kernel
	CAN	CAN 总线驱动	kernel
	Ethernet	10M/100M/1000M 驱动	kernel
	MMC	eMMC/TF 卡存储驱动	kernel
	NAND	NandFlash 存储驱动	kernel
	LCD	RGB, HDMI 显示驱动	kernel
	PWM	PWM 控制驱动	kernel
	ADC	ADC 驱动	kernel
	RTC	实时时钟驱动	kernel
	GPIO	GPIO 驱动	kernel
	Touch	电容触摸驱动	kernel
	Watchdog	Watchdog 驱动	kernel
操作系统	Rootfs	搭载 XFCE 桌面 Ubuntu 18.04 系统	/images/ ubuntu18.ext4
开发工具	BuildRoot2020.02.6	操作系统构建	/tools/buildroot-2020.02.6.tar.bz2
	SDK	arm-none-linux-gnueabi 10.3	/tools/gcc-arm-10.3-2021.07-x86_64-arm-none-linux-gnueabi.tar.xz
	STM32CubeProgrammer	烧录工具	/tools/ SetupSTM32Cube Programmer-2.5.0.exe
	STM32CubeMX	资源配置工具	/tools/ en.stm32cubemx_v6-0-1.zip
	Win32DiskImager	制作 SD 卡启动工具	/tools/ Win32DiskImager-1.0.0-binary

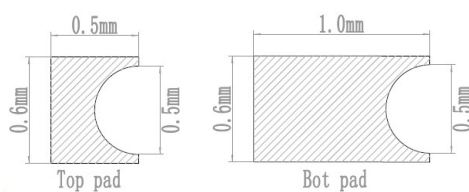
7. 结构尺寸



邮票孔核心板顶面结构尺寸图



邮票孔核心板底面结构尺寸图



邮票孔半孔尺寸图

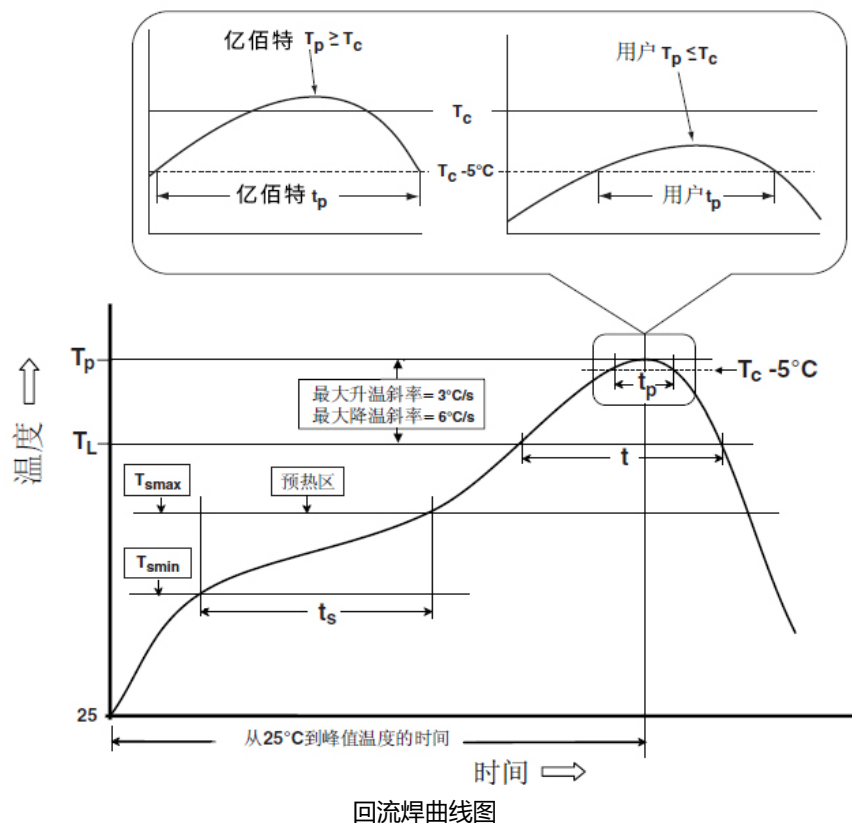
8. 焊接指导

8.1. 回流焊温度

回流焊温度表

回流焊曲线特征		有铅工艺组装	无铅工艺组装
预热/保温	最低温度 (T _{smin})	100℃	150℃
	最高温度 (T _{smax})	150℃	200℃
	时间 (T _{smin} ~T _{smin})	60-120 秒	60-120 秒
升温斜率 (TL~Tp)		3℃/秒, 最大值	3℃/秒, 最大值
液相温度 (TL)		183℃	217℃
TL 以上保持时间		60~90 秒	60~90 秒
封装体峰值温度 Tp		用户不能超过产品“潮湿敏感度”标签标注的温度。	用户不能超过产品“潮湿敏感度”标签标注的温度。
在指定分级温度 (Tc) 5℃ 以内的时间 (Tp), 见下图		20 秒	30 秒
降温斜率 (Tp~TL)		6℃/秒, 最大值	6℃/秒, 最大值
室温到峰值温度的时间		6 分钟, 最长	8 分钟, 最长
※温度曲线的峰值温度 (Tp) 容差定义是用户的上限			

8.2. 回流焊曲线图



9. 产品选型

9.1. 型号配置

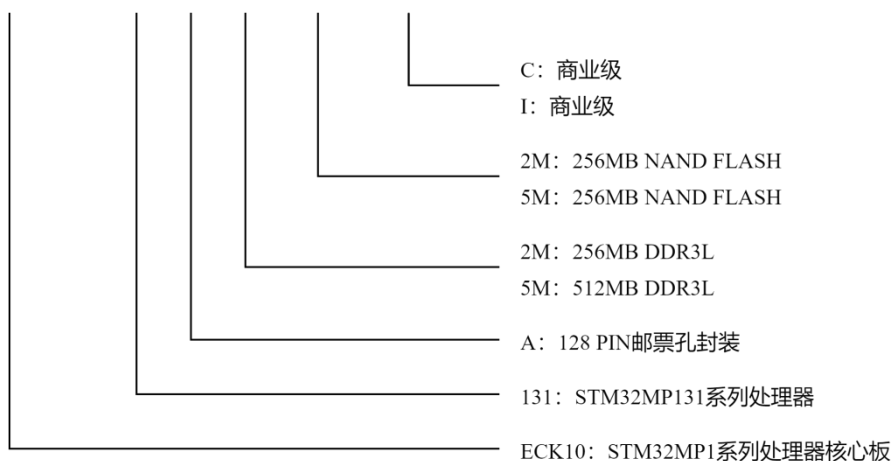
选型配置表如下表:

产品选型和配置表

序号	产品型号	处理器型号	主频	内存	存储	工作温度
1	ECK10-135A5M5M-I	STM32MP135AAF3	650 MHz	512MB DDR3L	512MB NAND	工业级 -40℃ ~ 85℃
2	ECK10-131A2M2M-I	STM32MP131AAF3	650 MHz	256MB DDR3L	256MB NAND	工业级 -40℃ ~ 85℃

产品型号编号说明如下图:

ECK10 - 131 A 2M 2M - I



型号编号说明

10. 参考文档

- ❖ STM32MP131 数据手册
- ❖ STM32MP135 数据手册
- ❖ STPMIC1 数据手册
- ❖ AN5474 应用笔记

11. 修订说明

修订说明表

版本	修改内容	修改时间	编制	校对	审批
V1.0	初稿	24-04-29	WFX	LJQ	WFX

12. 关于我们



销售热线: 4000-330-990

技术支持: support@cdebyte.com 官方网站: <https://www.ebyte.com>

公司地址: 四川省成都市高新西区西区大道 199 号 B5 栋

((()))[®]
EBYTE 成都亿佰特电子科技有限公司
Chengdu Ebyte Electronic Technology Co.,Ltd.